

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-013689

(43)Date of publication of application : 14.01.2000

(51)Int.Cl. H04N 5/335

(21)Application number : 10-185744

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 17.06.1998

(72)Inventor : KUSAKARI TAKASHI
MASUDA SATORU
SASAKI YOSHIRO
ARAI MASAO

(54) SOLID-STATE IMAGE PICKUP DEVICE

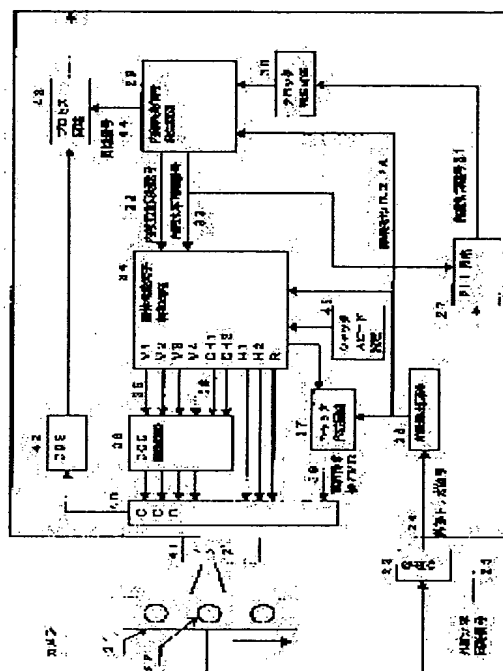
(57)Abstract:

PROBLEM TO BE SOLVED: To provide a solid-state image pickup device which controls a charge sweeping out pulse of a CCD solid-state image pickup device and charge read pulse with a trigger signal which is asynchronous with a vertical synchronizing signal, makes a shutter image of shutter time that undergoes time setting synchronize with vertical and horizontal synchronizing signals and outputs it.

SOLUTION: A shutter producing circuit 37

synchronizes with a leading edge detection pulse 28 of an external trigger signal 24, outputs a charge sweeping out pulse and stops it. A solid-state image pickup device control circuit 34 synchronizes with the pulse 28, stops CCD charge transfer pulses (V1 to V4) 35 and starts charge storage of a CCD image sensor 40. The circuit 34 outputs charge read pulses (CH1 and CH2) 36 after shutter time which is set with the pulse 28 as reference and obtains a fast shutter speed that is asynchronous with an internal horizontal synchronizing signal. Also, an internal synchronizing signal generation circuit 29 synchronizes

with the next internal horizontal synchronizing signal 33 of the pulse 28, outputs an internal vertical synchronizing signal 32 and the circuit 34 makes a CCD charge transfer pulse 35 synchronize with the signal 33 with the signal 32 as reference and output the pulse 35 after the elapse of prescribed time.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-13689

(P2000-13689A)

(43)公開日 平成12年1月14日(2000.1.14)

(51)IntCl.⁷

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

テーマコード(参考)

Q 5 C 0 2 4

審査請求 未請求 請求項の数 5 F D (全 9 頁)

(21)出願番号 特願平10-185744

(22)出願日 平成10年6月17日(1998.6.17)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 草刈 高

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

(72)発明者 増田 悟

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

(74)代理人 100099254

弁理士 役 昌明 (外3名)

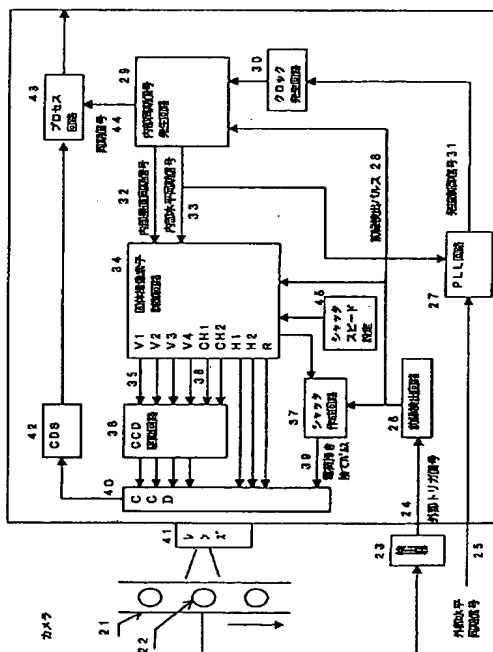
最終頁に続く

(54)【発明の名称】 固体撮像装置

(57)【要約】

【課題】 CCD固体撮像素子の電荷掃き捨てパルスおよび電荷読み出しパルスを、垂直同期信号と非同期なトリガ信号によって制御し、時間設定されたシャッタ時間のシャッタ画像を垂直、水平同期信号に同期して出力する固体撮像装置を提供する。

【解決手段】 シャッタ作成回路37は、外部トリガ信号24の前縁検出パルス28に同期して電荷掃き捨てパルスを出力し、停止させる。固体撮像素子制御回路34は前縁検出パルス28に同期してCCD電荷転送パルス(V1~V4)35を停止させ、CCDイメージセンサ40の電荷蓄積を開始する。制御回路34は、前縁検出パルス28を基準に、設定されたシャッタ時間後に電荷読み出しパルス(CH1、CH2)36を出力し、内部水平同期信号に非同期に高速シャッタ速度を得る。又、内部同期信号発生回路29は、前縁検出パルス28の次の内部水平同期信号33に同期して内部垂直同期信号32を出力し、固体撮像素子制御回路34は垂直同期信号32を基準に、規定時間後にCCD電荷転送パルス35を、内部水平同期信号33に同期して出力する。



【特許請求の範囲】

【請求項1】 電荷掃き捨て機能を有する固体撮像素子を制御する回路を有する固体撮像装置において、垂直同期信号に非同期なトリガ信号入力を有し、前記トリガ信号の前縁を検出後、電荷掃き捨てパルスを最低1度だけ出力し、設定されたシャッター時間後に撮像読み出しを行なうように構成した固体撮像装置。

【請求項2】 請求項1に記載の固体撮像装置において、垂直同期信号に非同期なトリガ信号入力を有し、前記トリガ信号の前縁を検出後、垂直CCD電荷転送パルスを停止して電荷転送を停止し、規定された時間後に、水平同期信号に同期してCCD電荷転送を行なうように構成した固体撮像装置。

【請求項3】 外部からのトリガ信号と内部の垂直同期信号発生部のリセット信号の優先順位を、外部からのトリガ信号優先とする垂直同期信号を発生させる回路を有するように構成した請求項2に記載の固体撮像装置。

【請求項4】 請求項2に記載の固体撮像装置において、外部からのトリガ信号の前縁が、水平ブランキング内に検出された場合に、水平ブランキング終了後にCCD電荷転送停止を行なうように構成した固体撮像装置。

【請求項5】 水平同期信号を固体撮像装置間で互いに同期させるため、外部水平同期信号入力を各々が有する請求項1乃至請求項4の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、外部からのトリガ信号を用いて、高速で移動する物体を撮像する固体撮像装置に関し、特に内部水平、垂直同期信号に非同期なランダムトリガ信号により、水平同期信号をリセットすることなく高速シャッター制御を行ない、水平同期信号に同期して映像信号を出力するように構成したものである。

【0002】

【従来の技術】従来、固体撮像装置は特開平9-154068号に記載されたものが知られている。図6は、従来の固体撮像装置の構成を示している。図6において、移動路101を移動していく物体102がカメラの撮影範囲に入ったことを位置検出器103により検知し、トリガ信号を外部同期信号発生装置104に出力し、単安定回路105及び106を介して、サブシグナルジェネレータ107、及びシャッター作成回路110に供給される。

【0003】サブシグナルジェネレータ107は、外部から供給されるトリガパルスの前縁に基づいて、外部垂直同期信号VDout及び外部水平同期信号HDoutをタイミングジェネレータ108に供給する。タイミングジェネレータ108は、外部垂直同期信号VDoutが供給され、外部水平同期信号HDoutを所定数カウント等した後、CCD駆動回路111に読出パルスを供給する。

【0004】一方、シャッター作成回路110は、トリガパルスの後縁に基づくラストシャッターパルスをサブシグナ

ルジェネレータ107からのシャッターパルスに重畳し、そのシャッターパルスをCCD駆動回路111に供給する。CCDイメージセンサ112は、CCD駆動回路111に供給されるシャッターパルス及び読出パルスに基づいて、撮像信号を出力するように構成される。

【0005】

【発明が解決しようとする課題】しかしながら、上記従来の固体撮像装置では、外部から供給されるトリガパルスの後縁に基づいて有効電荷の蓄積を開始して、1/10万秒以下の高速シャッターを可能としているため、物体102の位置検出パルスのスタート位置、すなわちパルスの前縁に併せて撮像を開始することができず、物体102が高速で流れていく場合には位置検出と撮像開始のタイムラグが生じる。

【0006】また内部水平同期信号HDを外部トリガによってリセットし、水平同期信号HDoutの周波数を切り換えて高速シャッターを実現しているため、水平同期信号のリセット回路が必要となり、またタイミングジェネレータ108のクロック発生器109の他にサブシグナルジェネレータ107が必要になるなど回路構成が複雑になる。

【0007】また、高速シャッタースピードを得るために、外部トリガ信号のパルス幅を変える等、システム的にも複雑になる。

【0008】

【課題を解決するための手段】上述の課題を解決するために、本発明に係る固体撮像装置は、水平同期信号及び垂直同期信号を発生する内部同期信号発生手段と、外部から供給される水平同期信号と内部水平同期信号とを同期させるPLL手段と、外部から供給されるトリガパルスの前縁検出手段による前縁パルスに同期して、内部水平同期信号に関わらず、シャッター作成手段から、電荷掃き捨てパルス(SUB)を最低1度だけ出力するシャッター作成手段と、前記前縁パルスに同期して、CCD電荷転送パルス(V1～V4)を停止させる制御手段と、前記前縁パルスを基準にして、設定されたシャッター時間後にフォトダイオード電荷をCCDに読み出す読み出しパルス制御手段を備え、ランダムシャッターに同期した1/10万秒程度の露光時間を正確に制御する回路となる。

【0009】また、トリガパルスの前縁が検出された後の、最初の内部水平同期信号に同期して、垂直同期信号を発生させ、電荷読み出しパルスの位置に関わらず、規定された時間後に、内部水平同期信号に同期してCCDの電荷転送を開始し、映像信号をDSに供給し、さらにDSの出力をプロセス回路に供給して、上述の垂直同期信号に同期して出力する。

【0010】これにより、上記固体撮像装置は、外部から供給されるトリガパルスの前縁を基準にして、有効電荷蓄積を開始することができ、かつ、トリガパルスの前縁を基準にして設定されたシャッター時間後に画像読み出しパルスを出力することにより、外部トリガ信号のバ

ルス幅等に無関係に上記有効電荷の露光時間を高速にすることが可能となる。

【0011】また、垂直同期及びCCDの電荷転送は内部水平同期信号に同期して行なわれるため、外部からのトリガ信号が水平同期信号に対し完全に非同期になったとしても、固体撮像装置の水平同期をリセットすることなく、外部から入力される水平同期信号に同期した映像信号の転送が可能になる。

【0012】

【発明の実施の形態】本発明の請求項1に記載の発明は、電荷掃き捨て機能を有するインターライントランスフー型CCDを制御する回路を有する固体撮像装置において、垂直同期信号に非同期なトリガ信号入力を有し、前記トリガ信号の前縁を検出後、電荷掃き捨てパルスを1度だけ出力し、設定されたシャッター時間後、撮像読み出しを行なうように構成した固体撮像装置としたものであり、ランダムに入力されるトリガ信号により、1/10万秒以下の高速シャッターを正確に制御できるという作用を有する。

【0013】また、本発明の請求項2に記載の発明は、請求項1に記載の固体撮像装置において、外部からのトリガ信号の前縁検出後、前縁検出パルスに同期にしてCCDの水平転送パルスを停止し、垂直同期信号及びCCD転送パルスは内部水平同期信号に同期して、規定時間後に内部水平同期信号に同期して転送を開始させる構成とした固体撮像装置であり、高速のランダムなトリガ信号と同期して、1/10万秒程度の短い露光時間で撮像をしながら、水平同期はリセットをかけず内部水平同期信号に同期して画像出力が可能なので、高速で移動する被写体を一定の位置でかつ、被写体ぶれのない画像が、簡単なシステムで可能になるという作用を有する。

【0014】また、本発明の請求項3に記載の発明は、外部からのトリガ信号と内部の垂直同期信号発生部のリセット信号の優先順位を、外部からのトリガ信号優先とする垂直同期信号を発生させる回路を有するように構成した請求項2に記載の固体撮像装置としたものであり、外部からのトリガ信号を優先して、垂直同期信号を発生しているという作用を有する。

【0015】また、本発明の請求項4に記載の発明は、請求項2に記載の固体撮像装置において、外部からのトリガ信号の前縁が、水平ブランキング内に検出された場合に、水平ブランキング終了後にCCD電荷転送パルスの停止を行なうように構成したものであり、外部トリガ信号が入る前のCCD転送パルスが動作中にリセットが入り、面ザラ等が発生することを避けるという作用を有する。

【0016】また、本発明の請求項5に記載の発明は、水平同期信号を固体撮像装置間で互いに同期させるため、外部水平同期信号入力を各々が有することを特徴とする請求項1乃至請求項4に記載の固体撮像装置とした

ものであり、複数台での水平同期が可能という作用を有する。

【0017】以下、本発明に係る固体撮像装置の実施の形態について、図1から図5を用いて説明する。

【0018】図1は、本発明の固体撮像装置のブロック図を示す。図1において、固体撮像装置は、位置検出器23から入力したランダムな外部トリガ信号に同期して、撮像を行なうもので、レンズ41、CCDイメージセンサ40、内部同期信号発生回路29、シャッター作成回路37、前縁検出回路26、CCD駆動回路38、固体撮像素子制御回路34、クロック発生回路30、PLL回路27、CDS42およびプロセス回路43から構成される。

【0019】位置検出器23は、移動路21を移動する物体22を検出して、固体撮像装置へトリガ信号24を出力する。位置検出器23から入力したトリガ信号24は、前縁検出回路26へ供給される。前縁検出回路26は、供給されたトリガ信号24の前縁を検出して前縁検出パルス28をシャッター作成回路37、固体撮像素子制御回路34及び内部同期信号発生回路29へ供給する。

【0020】シャッター作成回路37は、出力し続けていた電荷掃き捨てパルス39を前縁パルス28に同期させて1度だけ出力した後に停止させる。固体撮像素子制御回路34は、前縁検出パルス28を基準に、シャッタースピード設定スイッチ45等で設定されたシャッター時間後に読み出しパルス(CH1、CH2)36を出力して、所望のシャッター時間を得る。

【0021】内部同期信号発生回路29は、トリガパルスの前縁が検出された後の最初の内部水平同期信号に同期して垂直同期信号32を発生し、固体撮像素子制御回路34は、上記垂直同期信号32を基準としてCCD電荷転送パルス(V1~V4)35を発生させる。

【0022】CCDイメージセンサ40で読み出された撮像信号はCDS42でノイズ除去させてから、プロセス回路43に供給し、同期信号44を重畳して、撮像信号として出力する。

【0023】図2は、本発明の固体撮像装置のタイミングチャートを示し、図1の各回路からの出力信号を図示している。外部水平同期信号48と内部水平同期信号49はPLL回路27にて同期が取られている。

【0024】外部トリガ信号46から、前縁検出パルス47を作成する。前縁検出パルス47に同期して、電荷掃き捨てパルス50を出力し、その後停止させる。また前縁検出パルス47に同期させてCCD電荷転送パルス53を停止させ、CCDイメージセンサ40は、露光を開始する。その後シャッタースピード設定スイッチ45等で設定された露光時間54を経て、電荷読み出しパルス51を出力し、内部水平同期信号49とは無関係に、設定した露光時間の電荷を得ることができ、高速シャッターが可能となる。

【0025】また、前縁検出パルス47のすぐ後の内部水平同期信号49に同期させて内部垂直同期信号52を発生さ

せ、同垂直同期信号52を基準に、規定時間後にCCD電荷転送パルス53を、内部水平同期信号49に同期させて発生する。

【0026】上述のように、本発明の固体撮像装置は、外部から供給されたトリガ信号46に同期して、露光時間を制御するだけでなく、トリガ信号の前縁検出パルス47の次の水平同期信号49に同期して、垂直同期信号52を発生しているため、出力する撮像信号は、トリガ信号の周波数や、位相に左右されないことになることが明らかである。

【0027】図3は、本発明の固体撮像装置において用いられる前縁検出回路の構成を示すブロック図である。図3において、通常モードでの垂直同期信号発生部のリセット信号、外部トリガパルスの2つの入力から、外部制御モードでの垂直同期信号発生部のリセット信号を出力する作用を行なうもので、D型フリップフロップ、ANDゲート、ORゲート、NANDゲート、インバータから構成されている。

【0028】前縁検出回路は、外部トリガ信号の前縁を検出するために構成されているが、外部トリガ信号が、垂直同期信号とまったく同じか、2倍の周波数の場合には、外部トリガ信号が、内部の垂直同期信号発生部のリセット信号と競合して、誤動作を起こすことが明らかである。

【0029】そこで、外部トリガ信号と、内部の垂直同期信号発生部のリセット信号が、競合した場合には、優先順位を付けなければいけないので、本発明の固体撮像装置の前縁検出回路は、外部からのトリガ信号と内部の垂直同期信号発生部のリセット信号の優先順位を外部優先とすることにより、誤動作を防ぐとともに、1/10万

秒以下の高速シャッタを実現している。

【0030】図3のように、通常モードでの垂直同期信号発生部のリセット信号と、外部トリガ信号が、同期して入力された時は、D型フリップフロップ55、56、と、ANDゲート57にて作成されるトリガ前縁検出パルスは、ORゲート60とD型フリップフロップ61へ供給される。インバータ58、59とORゲート60と、D型フリップフロップ61と、NANDゲート62と、D型フリップフロップ63で作用する優先順位判定回路は同時に変化することを防いでいるので、制御モード時における垂直同期信号発生部のリセット信号は、外部からのトリガ信号を優先して、発生している。

【0031】図4は外部トリガパルスが水平同期信号のブランキング期間内に入力された場合のタイミングチャートを示す。図2で記述したように、外部トリガ信号が入力されるまでは、CCD転送路は、内部水平同期信号に同期したCCD電荷転送パルスにより空転送が行なわれ、不要電荷等を掃除している。

【0032】外部リセット信号の前縁が入力された時点でCCD電荷転送パルスを停止し電荷蓄積の開始を行な

うが、図4のように外部トリガ信号64の前縁がCCDの空転送動作中に入力された場合、電荷の転送が正規に行なわれないままホールド状態となり、面ザラ等画質劣化の原因になる。

【0033】このため、CCD電荷転送パルスが出力されている最中に外部リセット信号の前縁が入力された時は、電荷転送を優先させて行ない、転送が完了した時点で前縁検出パルスを出力する。

【0034】具体的には、CCD電荷転送パルス66は水平同期信号ブランキング期間65内に出力されるため、外部トリガ信号64の前縁検出パルスA67が水平ブランキング期間65内に入力された場合のみ、同水平ブランキング期間の終了位置までシフトした前縁検出パルスB68として出力し、CCD電荷転送パルスの停止を行なう構成にし、画質の面ザラ等の画質の劣化を防ぐことが可能になる。

【0035】図5は本発明の固体撮像装置を複数個備えた画像処理システムの構成を示すもので、固体撮像装置69～72、画像処理装置78から構成され、画像処理装置78

に対し複数の固体撮像装置69～72が接続されている。

【0036】各々の固体撮像装置69～72は画像処理装置78から1系統の水平同期信号73にて同期結合状態となっており、トリガ信号74～77にて各々の固体撮像装置69～72を非同期にリセット制御を行なっても、水平同期のリセットを行なわないため、水平同期信号の同期結合は保たれたままである。

【0037】また、各々の固体撮像装置69～72は個々にシャッタスピードの設定が可能のため、トリガ信号の変更をせずに、各々の固体撮像装置69～72の画像取り込み速度を変えることが可能となる。

【0038】上述のように、複数の固体撮像装置で構成される外部リセット制御システムにおいて、トリガタイミング、シャッタスピード等をランダムに組み合わせる場合においても、簡潔なシステム構成が可能となる。

【0039】

【発明の効果】以上に説明した本発明に係る固体撮像装置によると、外部からのトリガパルスの前縁に基づいて有効電荷の露光開始が可能となり、1/10万以下の高速シャッタが外部トリガに対しタイムラグ無く切ることが可能になり、高速のランダムシャッタと同期して、高速で移動する被写体を一定の位置でかつ、被写体ぶれのない画像が得られることになる。

【0040】また、内部水平同期信号にリセットをかけずにシャッタ時間が設定でき、画像の転送は水平同期信号に同期しているため、固体撮像装置の構成が簡単になり、また外部トリガ信号のパルス幅調整回路が不要になる等、画像処理システムを構成する場合でも、水平同期系のリセットが不要なため、システム構成が簡単になる。

【0041】また、外部からのトリガ信号を優先して、

垂直同期信号を発生していることにより、トリガ信号が、垂直同期信号とまったく同じ周波数でも、誤動作することがなく、また、トリガ信号が垂直同期信号以上の周波数でも、動作可能となる。

【0042】さらに、外部からのトリガ信号が、水平ブランキング区間に同期して入力された場合に、水平の電荷転送を優先させて、転送完了後に電荷掃き捨てパルス、及び画像読み出しパルスを制御することにより、画質劣化を防ぐことが可能となる。

【0043】また、固体撮像装置を複数台設置した場合でも、お互いの水平同期信号を、同期させているため、画像処理装置の制御、信号処理が容易となる。また構成システムの簡潔化も可能となる。

【図面の簡単な説明】

【図1】本発明の固体撮像装置の構成を示す図、

【図2】本発明の固体撮像素子のタイミングチャート、

【図3】本発明の固体撮像装置の前縁検出回路の構成を示す図、

【図4】本発明の固体撮像素子の水平ブランキング期間のタイミングチャート、

【図5】本発明の固体撮像装置を複数個備えた画像処理システムの構成を示す図、

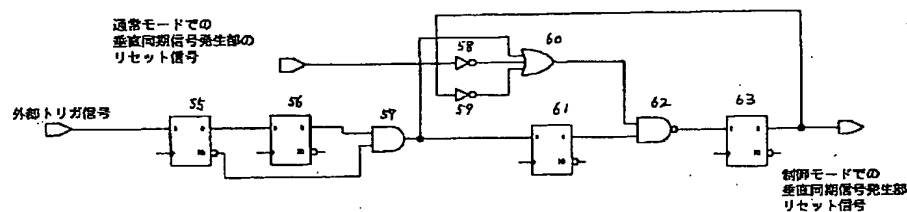
【図6】従来の固体撮像装置の構成を示す図である。

【符号の説明】

- 21、101 移動路
- 22、102 移動体
- 23、103 位置検出器
- 24、46、64 外部トリガ信号
- 25、48 外部水平同期信号
- 26 前縁検出回路
- 27 PLL回路
- 28、47 前縁検出パルス
- 29 内部同期信号発生回路

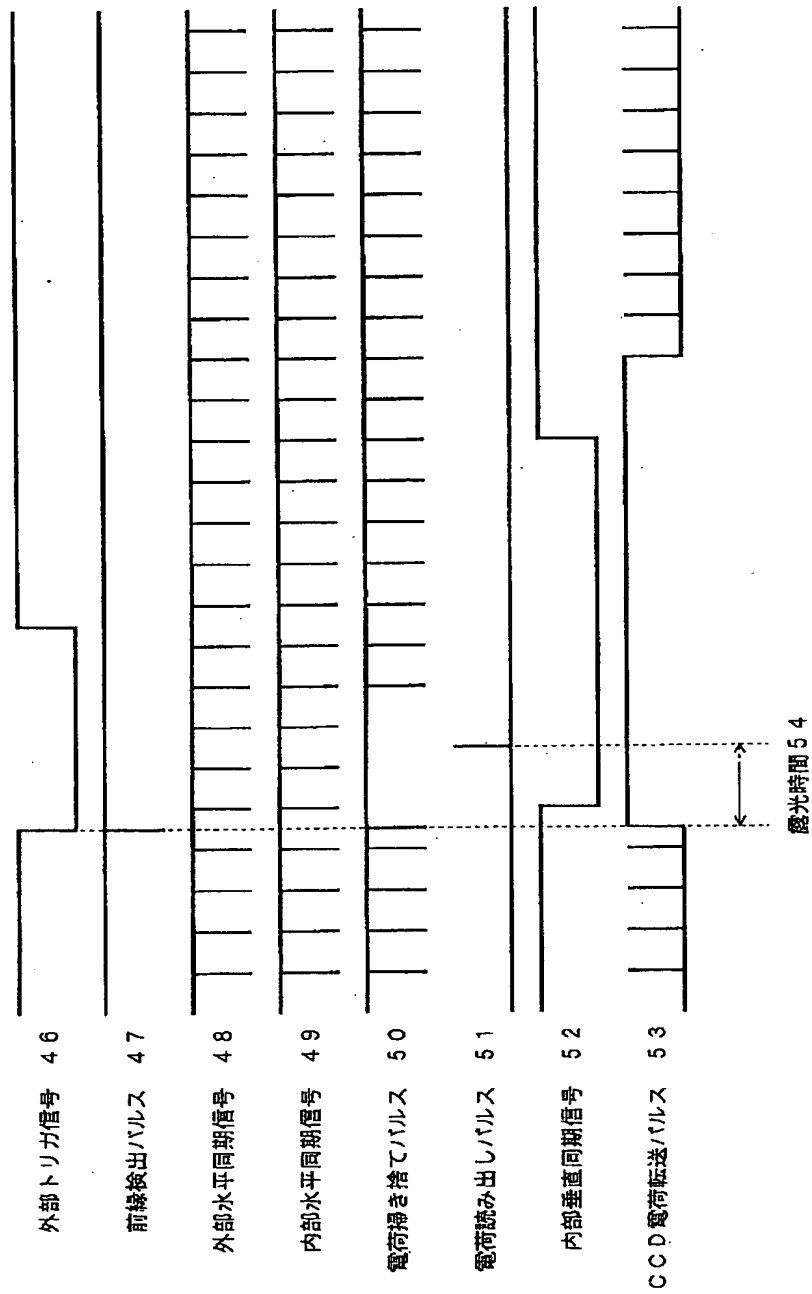
- * 30、109 クロック発生回路
- 31 発振制御信号
- 32、52 内部垂直同期信号
- 33、49 内部水平同期信号
- 34 固体撮像素子制御回路
- 35、53、66 CCD電荷転送パルス
- 36、51 電荷読み出しパルス
- 37、110 シャッタ作成回路
- 38、111 CCD駆動回路
- 39、50 電荷掃き捨てパルス
- 40、112 CCDイメージセンサ
- 41 レンズ
- 42 CDS
- 43 プロセス回路
- 44 同期信号
- 45 シャッタスピード設定スイッチ
- 54 露光時間
- 55、56、61、63 D型フリップフロップ
- 57 ANDゲート
- 20 58、59 インバータ
- 60 ORゲート
- 62 NANDゲート
- 65 内部水平同期信号ブランキング期間
- 67 前縁検出パルスA
- 68 前縁検出パルスB
- 69、70、71、72 固体撮像装置
- 73 水平同期信号
- 74、75、76、77 トリガ信号
- 78 画像処理装置
- 30 104 外部同期信号発生装置
- 105、106 単安定回路
- 107 サブシグナルジェネレータ
- * 108 タイミングジェネレータ

【図3】

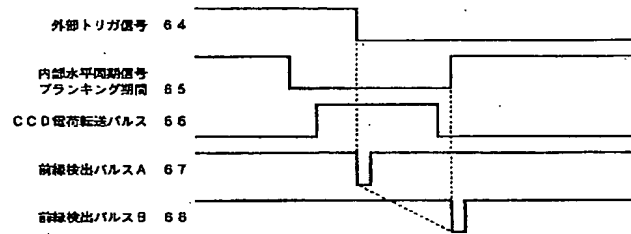


The diagram illustrates the internal architecture of a video camera system. The input from the camera (21) passes through a lens (22) and is captured by a CCD sensor (34). The CCD sensor is controlled by a control circuit (35) which receives signals (V1, V2, V3, V4, CH1, CH2, H1, H2, R) from a solid-state image pickup element control circuit (36). The control circuit (35) also receives signals (C, C, D) from a CDS (40) block. The output of the CCD sensor (34) is processed by a video processing circuit (37) which includes a charge transfer (39) and a video output (41). The video processing circuit (37) is controlled by a video output control circuit (42) which receives signals (38, 39, 40) from the CCD sensor. The video processing circuit (37) also receives signals (35, 36, 37, 38, 39, 40) from the control circuit (35). The video processing circuit (37) outputs a video signal (43) to a video output circuit (44). The video output circuit (44) also receives signals (45, 46, 47) from a video output control circuit (48). The video output circuit (44) also receives signals (49, 50, 51) from a video output control circuit (52). The video output circuit (44) also receives signals (53, 54, 55) from a video output control circuit (56). The video output circuit (44) also receives signals (57, 58, 59) from a video output control circuit (60). The video output circuit (44) also receives signals (61, 62, 63) from a video output control circuit (64). The video output circuit (44) also receives signals (65, 66, 67) from a video output control circuit (68). The video output circuit (44) also receives signals (69, 70, 71) from a video output control circuit (72). The video output circuit (44) also receives signals (73, 74, 75) from a video output control circuit (76). The video output circuit (44) also receives signals (77, 78, 79) from a video output control circuit (80). The video output circuit (44) also receives signals (81, 82, 83) from a video output control circuit (84). The video output circuit (44) also receives signals (85, 86, 87) from a video output control circuit (88). The video output circuit (44) also receives signals (89, 90, 91) from a video output control circuit (92). The video output circuit (44) also receives signals (93, 94, 95) from a video output control circuit (96). The video output circuit (44) also receives signals (97, 98, 99) from a video output control circuit (100).

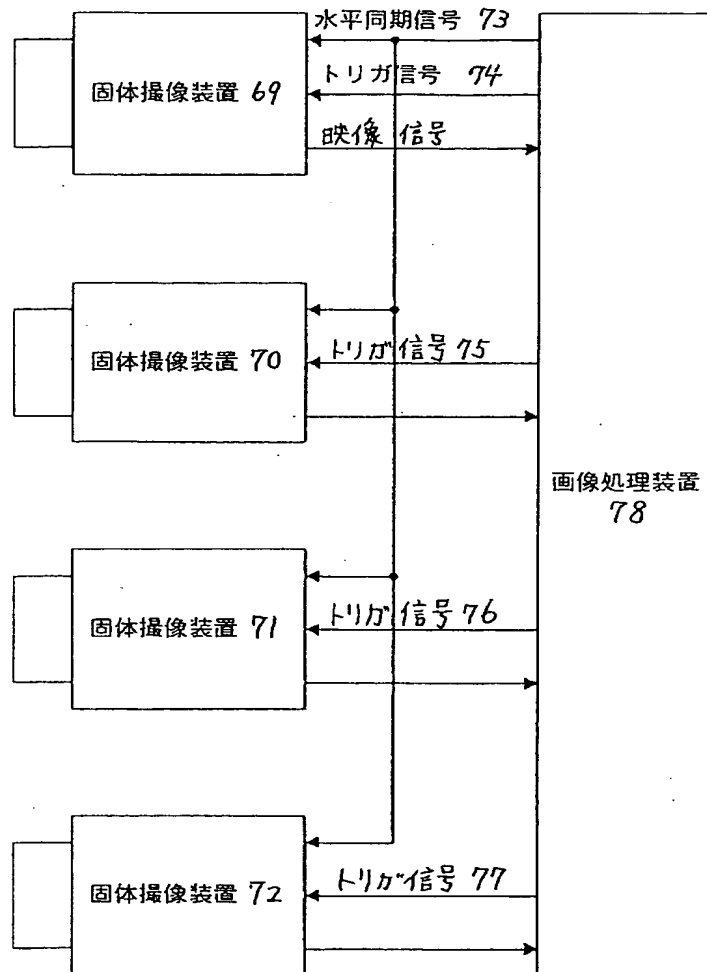
【図2】



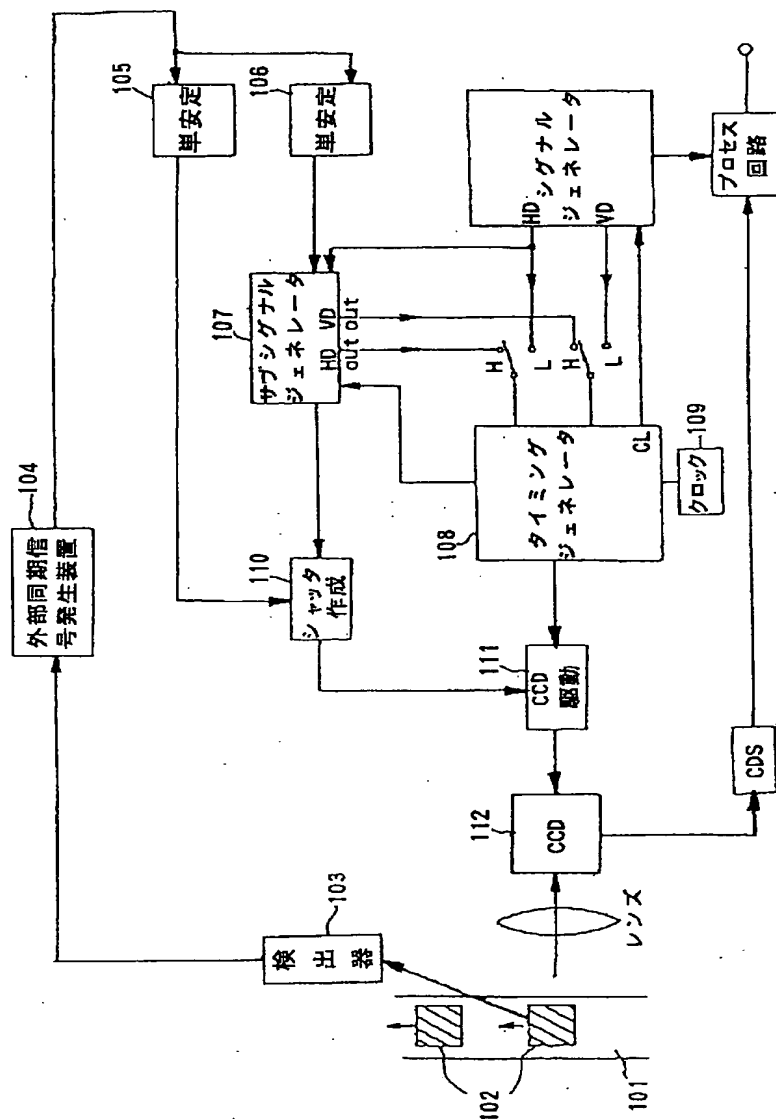
【図4】



【図5】



【図6】



(72)発明者 荒井 雅夫
神奈川県横浜市港北区新横浜三丁目6番地
5 第一生命ビル 株式会社ショーエイエ
ンジニアリング内
Fターム(参考) SC024 AA01 AA20 CA00 CA17 FA01
FA11 GA16 G445 HA09 JA32